

DIALOG(R)File 345:Inpadoc/Fam,& Legal Stat

(c) 2004 EPO. All rts. reserv.

11334460

Basic Patent (No,Kind,Date): JP 5210369 A2 930820 <No. of Patents: 002>

LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: CASIO COMPUTER CO LTD

Author (Inventor): SAWATSUBASHI TAKESHI; MOTAI ATSUSHI

IPC: *G09G-003/36; G02F-001/133; G02F-001/1345; G02F-001/136

JAPIO Reference No: 170643P000163

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 5210369	A2	930820	JP 92300160	A	921110	(BASIC)
JP 2893433	B2	990524	JP 92300160	A	921110	

Priority Data (No,Kind,Date):

JP 92300160 A 921110

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

04218669 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: **05-210369** [JP 5210369 A]

PUBLISHED: August 20, 1993 (19930820)

INVENTOR(s): SAWATSUBASHI TAKESHI
 MOTAI ATSUSHI

APPLICANT(s): CASIO COMPUT CO LTD [350750] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO.: 04-300160 [JP 92300160]

FILED: November 10, 1992 (19921110)

INTL CLASS: [5] G09G-003/36; G02F-001/133; G02F-001/1345; G02F-001/136

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 29.2 (PRECISION INSTRUMENTS --
Optical Equipment)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1651, Vol. 17, No. 643, Pg. 163,
November 29, 1993 (19931129)

ABSTRACT

PURPOSE: To miniaturize the size of the liquid crystal display device by effectively utilization nearby a seal member where an irregularity in orientation is liable to occur.

CONSTITUTION: A display area consisting of plural picture element electrodes 19 and thin film transistors 20 connected to the respective picture element electrodes 19 is formed on a transparent glass substrate 17, and gate lines G1-Gm connected to the gate electrodes of the respective thin film transistors 20 and drain lines D(sub 1)-D(sub n) connected to the drain electrodes are arranged. This glass substrate 17 is adhered to another glass substrate which has a common electrode across the frame-shaped seal member 26 and liquid crystal is injected into the inside. In this case, driver circuits 21 and 22 consisting of thin film transistors 209 are formed between the outer edge of the seal member 26 and the outer edge of the display area while partially surrounded with the liquid crystal.

特開平5-210369

(43) 公開日 平成5年(1993)8月20日

(51) Int. Cl. ⁵	識別記号	F I
G09G 3/36		7319-5G
G02F 1/133	550	7820-2K
1/1345		9018-2K
1/136	500	9018-2K

審査請求 有 請求項の数2 (全4頁)

(21) 出願番号 特願平4-300160
 実願平2-18227の変更
 (22) 出願日 平成2年(1990)2月27日

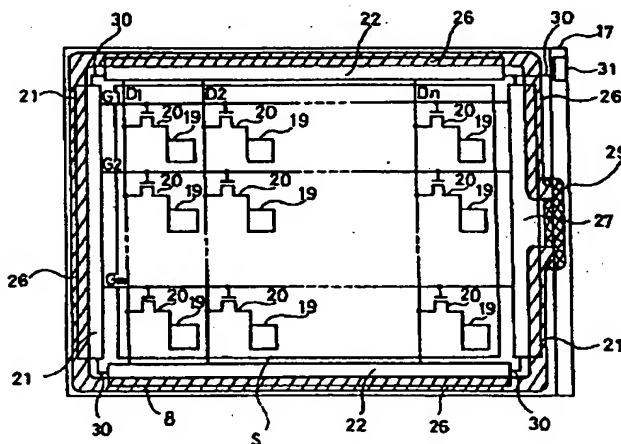
(71) 出願人 000001443
 カシオ計算機株式会社
 東京都新宿区西新宿2丁目6番1号
 (72) 発明者 沢津橋 毅
 東京都八王子市石川町2951番地の5 カシ
 オ計算機株式会社八王子研究所内
 (72) 発明者 馬渡 惇
 東京都八王子市石川町2951番地の5 カシ
 オ計算機株式会社八王子研究所内
 (74) 代理人 弁理士 阪本 紀康

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 液晶表示装置を小型化する。

【構成】 透明なガラス基板17上には、複数の画素電極19、各画素電極19に接続された薄膜トランジスタ20からなる表示領域が形成されており、各薄膜トランジスタ20のゲート電極に接続されるゲート線G1~Gmおよびドレイン電極に接続されたドレイン線D1~Dnも配設されている。このガラス基板17は、コモン電極24を有する別のガラス基板18と枠状のシール部材26を介して接着され、内部に液晶28が注入されるものである。この場合、シール部材26の外側縁と表示領域の外側縁との間に、一部が液晶に囲まれるように薄膜トランジスタ20からなるドライバ回路21、22を形成する。これにより、配向ムラが生じやすいシール部材の近傍に有効に活用して液晶表示装置の小型化を図ることができる。



【特許請求の範囲】

【請求項1】 一对の透明基板を枠状のシール部材を介して接着し、この一对の基板間に液晶を封入すると共に、一方の基板内側に複数の画素電極を有する表示領域を形成し、他方の基板内面側に対向電極を形成した液晶表示装置において、

前記シール部材の外周縁と前記表示領域の外周縁との間に、少なくとも一部が前記液晶に囲まれた、薄膜トランジスタからなるドライバ回路を形成したことを特徴とする液晶表示装置。

【請求項2】 前記ドライバ回路は、シール材に覆われた部分を有することを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はドライバ回路を液晶表示パネルに設けた液晶表示装置に関する。

【0002】

【従来の技術】 液晶表示装置は小型で且つ薄い構造にできる為、CRTディスプレイ等の表示装置に変わってワードプロセッサやパーソナルコンピュータ、液晶テレビ等の表示装置として広く使用されている。このような用途に使用される液晶表示装置は通常液晶表示パネル内の各表示素子（画素）に接続される薄膜トランジスタを駆動する為のドライバ回路を装置の液晶表示パネルとは別体の回路基板上に設けている。しかし、近年の装置の小型化の要請から上記ドライバ回路を液晶表示パネル内に設けた液晶表示装置が考案されている。

【0003】 図3は液晶表示パネルにドライバ回路を配設した液晶表示装置の模式的平面図であり、図4はその断面図である。尚、両図はアクティブマトリックス型の液晶表示装置を示すものである。両図において、液晶表示装置は以下の様に構成されている。即ち、一方のガラス基板4には、画素電極となる透明電極1とこの透明電極1を駆動する為の薄膜トランジスタ2とこのトランジスタ2のゲート線G₁～G_n、及びドレイン線D₁～D_nが形成され、さらにこれらの画素及び各素子上に配向膜3が形成されている。他方のガラス基板7には、透明なコモン電極5と該コモン電極5上に配向膜6が形成されている。前記一方のガラス基板4と他方のガラス基板7とは、互いに対向配設され、シール部材8によって接着重合されている。両ガラス基板4と7間に液晶9が注入され、この液晶9は封止部材10で封止されている。また、薄膜トランジスタ2を駆動するゲート線駆動回路11及びドレイン線駆動回路12は一方のガラス基板4上の前記シール部材8より外側の基板周辺部に形成されている。

【0004】 このアクティブマトリックス型の液晶表示装置は、ゲート線駆動回路11から出力されるタイミング信号によりゲート線G₁～G_nの一本が順次選択さ

れ、選択されたゲート線G₁～G_nに接続するラインの薄膜トランジスタ2はドレイン線駆動回路12から出力されるデータ信号を透明電極1へ印加し、対向する電極間に介在する液晶を動作させる。この様にして、前記透明電極1に対応する画素電極に駆動電圧が印加され、これらの複数の画素電極によって画像が表示される。また、ゲート線駆動回路11、ドレイン線駆動回路12を動作させる画像データおよび制御信号が不図示の画像データ出力装置に接続された端子14から、制御信号線13を介して供給されている。

【0005】

【発明が解決しようとする課題】 上述した従来の液晶表示装置は、前記シール部材8の内側近傍の数mmの範囲は、基板間隙のムラや、配向不良が発生するため、複数の透明電極1が配列された表示領域（図3の矩形枠S内の領域）から、数mmの間隔を設けて、その外側にシール部材8が形成され、さらにその外側の基板周縁部に、ゲート線駆動回路11、及びドレイン線駆動回路12が配列されていた。

【0006】 この為、液晶パネルの基板は、前記表示領域に比べて、その周辺部の基板面積が大きくなり、液晶表示パネルの外形は大きくなり、装置を小型化する際の支障となっている。

【0007】 本発明は上記従来の問題点に鑑みてなされたものであり、その目的は装置の小型化を可能とする液晶表示装置を提供することである。

【0008】

【課題を解決するための手段】 本発明は、マトリックス状に配設された薄膜トランジスタ及び画素電極より成る画素部と前記薄膜トランジスタを駆動するドライバ回路とを配置した一方のガラス基板と、前記画素電極と対向する電極を配置した他方のガラス基板とをシール部材を介して対向配設し、これらのガラス基板間に液晶剤を封入して成る液晶表示装置において、前記ドライバ回路は前記シール部材の内側に少なくとも一部が前記液晶に囲まれるように配設されていることを特徴とするものである。

【0009】

【作用】 本発明の液晶表示装置は、薄膜トランジスタを動作させるゲート線駆動回路やドレイン線駆動回路からなるドライバ回路を、基板間隙にムラが生じやすく、且つ配向ムラが生じやすいシール部材の近傍及びシール部材の形成部分からなるシール部材で囲われた領域の内側近傍に配置した。

【0010】 この構成により基板のシール部材外側にドライバ回路を形成するための周縁領域を設ける必要がなくなるため、液晶表示装置を小型化することができるのである。

【0011】

【実施例】 以下、本発明の実施例について、図面を参照

しながら説明する。図1は本発明の一実施例の液晶表示装置の模式的平面図であり、図2は図1の断面図である。同図において、ガラス基板17はガラス、石英等で構成され、ガラス基板17上にはゲート線G₁～G_n、画素電極19、薄膜トランジスタ20、ドレイン線D₁～D_nがマトリクス状に配列された表示領域(図1の矩形枠S内の領域)が設けられ、この表示領域の外側には、上記ゲート線G₁～G_nに接続されたゲート線駆動回路(ドライバ回路)21及び上記ドレイン線D₁～D_nと接続されたドレイン線駆動回路(ドライバ回路)22が形成されている。このドレイン線駆動回路22及び上記ゲート線駆動回路21は上記薄膜トランジスタ20等をガラス基板17上に形成する際同時に形成されるものであり、後述するシール部材で囲まれる領域より内側に配設されている。このようにして形成される画素電極19や薄膜トランジスタ20、ゲート線駆動回路21、ドレイン線駆動回路22上にはさらに配向膜23が形成されている。

【0012】また、上記ガラス基板17と同様にガラス、石英等で構成されるガラス基板18の表面には図2で示すようにコモン電極24が形成され、このコモン電極24上にさらに配向膜25が形成されている。

【0013】上記ガラス基板17及び18に形成された配向膜23、25は配向処理後この配向膜23、25を対面してガラス基板17及び18を対向配置させ、ガラス基板17、18の周縁部に形成された枠状のシール部材26によって、所定間隔を隔てて接合されている。このガラス基板17、18の間にはシール部材の開口部27から液晶28が注入され、この開口部27は封止部材29により封止されている。この際、ゲート線駆動回路21およびドレイン線駆動回路22は、その一部がシール部材26より内側に露出し、液晶28によって囲まれる。尚、ゲート線駆動回路21、ドレイン線駆動回路22への画像データおよび制御信号の供給は制御信号線30、端子31を介して不図示の画像データ出力装置より行われることは前述の従来例と同様である。

【0014】以上のようにゲート線駆動回路21及びドレイン線駆動回路22を、液晶28の配向不良や基板間隔の不均一が生じ易い部分であるシール部材26の内側

の数mmの範囲に形成したので、従来に比べて液晶表示パネルを小型にできるものである。

【0015】また、ゲート線駆動回路21がシール部材26の内側に収められることによりゲート線駆動回路21と表示領域間のゲート線を従来のように長く延設する必要がなく、またドレイン線駆動回路22も同様にシール部材26の内側に収められることによりドレイン線駆動回路と表示領域間のドレイン線を従来より短く形成でき、ゲート線及びドレイン線の抵抗を小さくすることができる。

【0016】

【発明の効果】本発明によれば、画素電極が配置されていないシール部材の内側の所定領域に少なくとも一部が液晶に囲まれるようにゲート線駆動回路及びドレイン線駆動回路等のドライバ回路を設けたので、液晶表示パネル自体を小さく構成し液晶表示装置を小型化することができる。

【0017】また、ゲート線及びドレイン線を短くできるので、ゲート線及びドレイン線による電圧降下を防ぎ、又ノイズの発生を防止できる。

【図面の簡単な説明】

【図1】一実施例の液晶表示装置の模式的平面図である。

【図2】図1の断面図である。

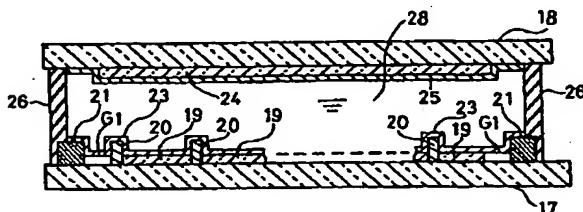
【図3】従来の液晶表示装置の模式的平面図である。

【図4】図3の断面図である。

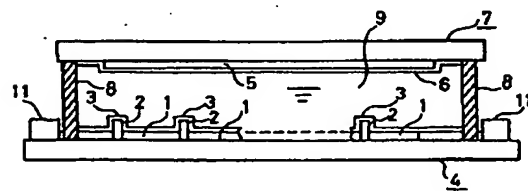
【符号の説明】

- | | |
|-------|-------------------|
| 17、18 | ガラス基板 |
| 19 | 画素電極 |
| 20 | 薄膜トランジスタ |
| 21 | ゲート線駆動回路(ドライバ回路) |
| 22 | ドレイン線駆動回路(ドライバ回路) |
| 23、25 | 配向膜 |
| 24 | コモン電極 |
| 26 | シール部材 |
| 27 | 開口部 |
| 28 | 液晶 |
| 29 | 封止部材 |

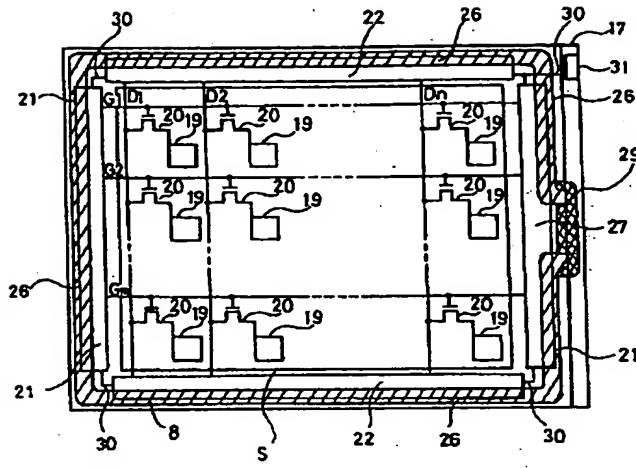
【図2】



【図4】



【図 1】



【図 3】

